

MEMO

ASSP 通信制御

CMOS

シリアルデータトランスミッタ/レシーバ^(2ユニット)

MB89371A

■概要

MB89371A (SERIAL DATA TRANSMITTER/RECEIVER, 2UNIT) は、MB89251A (SERIAL DATA TRANSMITTER/RECEIVER) 相当部、ボーレート発生部、割込み調整部等を2組備えた汎用通信回線用インタフェース LSI です。

回線のモデムとコンピュータとの中間に位置し、データのシリアル/パラレル交換、データ送受信動作チェック、同期モード切替等をプログラムで指定して使用します。

送信部は、データをパラレルからシリアルに変換し、パリティ、スタート、ストップビットを付加して送ります。同期モード時、送信データが無い期間、同期キャラクタを送出します。調歩同期モード時、送信クロックと送信ボーレートの比が選択できます。

受信部は、データをシリアルからパラレルに変換し、パリティなどのチェックをしてデータ伝送が正しいかどうかの判定をします。同期モード時、同期キャラクタの検出をし、送信側との送受信動作の同期をとります。調歩同期モード時、受信クロックと受信ボーレートの比が選択できます。

ボーレート発生部では、送受信動作で使用するクロックパルス信号を生成し、ボーレート選択部を経て、SDTR 部に供給します。

モデムとのインタフェース線を交叉させて、送受信信号をループさせるループバック診断機能があり、動作試験の便宜がはかられます。

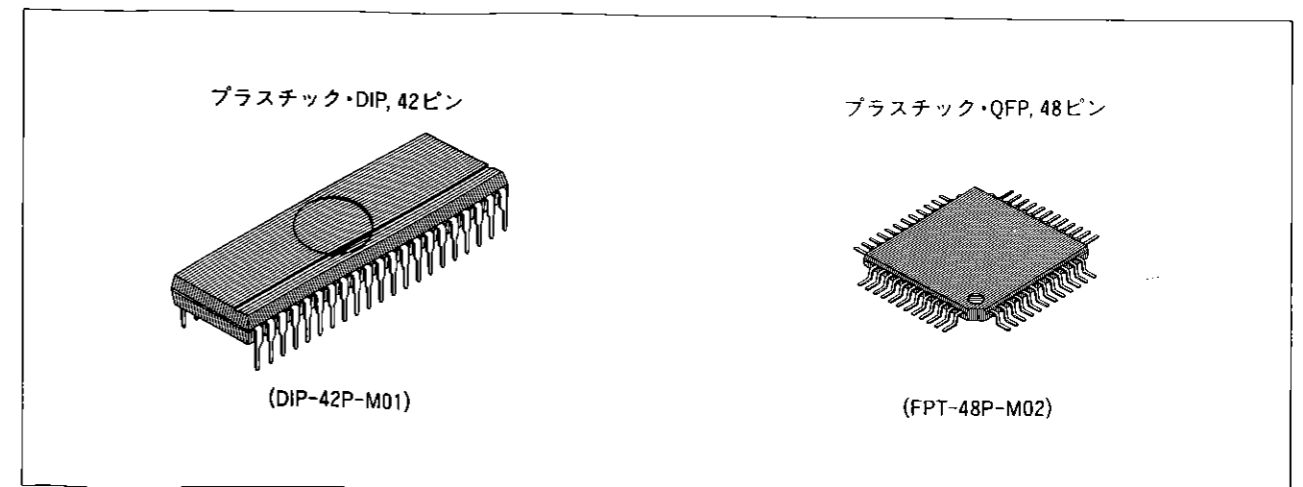
富士通株式会社 電子デバイス事業本部 〒100 東京都千代田区丸の内2-6-1 (古河総合ビル)

電子デバイス第一統括営業部	〒100 東京都千代田区丸の内2-6-1 (古河総合ビル)	Tel. 東京(03) 216-3211(代)
電子デバイス第二統括営業部		
東北支店 電子デバイス販売課	980 仙台市青葉区一番町2-2-13 (仙建ビル)	仙台(022)264-2131
金沢支店 電子デバイス販売課	920 金沢市尾山町1-8 (朝日生命金沢ビル)	金沢(0762)63-7621
長野支店 電子デバイス販売部	380 長野市岡田町215-1 (日本生命長野ビル)	長野(0262)26-8222
松本支店 電子デバイス販売部	390 松本市深志1-1-2 (朝日生命松本ビル)	松本(0263)36-7511
静岡支店 電子デバイス販売部	420 静岡市紺屋町15-4 (静岡新聞別館)	静岡(0542)54-9131
名古屋支店 電子デバイス販売部	460 名古屋市中区錦1-19-24 (名古屋第一ビル)	名古屋(052)201-8611
京都支店 電子デバイス販売部	604 京都市中京区烏丸通御池下ル虎屋町566-1 (リクルート明治生命ビル)	京都(075)255-3211
大阪支店 電子デバイス販売部	530 大阪市北区堂島1-5-17 (堂島グランドビル)	大阪(06)344-1101
広島支店 電子デバイス販売課	730 広島市中区基町13-7 (朝日ビル)	広島(082)221-2288
九州支店 電子デバイス販売部	812 福岡市博多区博多駅前1-5-1 (朝日生命福岡ビル)	福岡(092)411-6311

お問い合わせ先

本資料の記載内容は、予告なしに変更することがありますので、御用命の際は上記営業担当部門に御確認下さい。
本資料に記載された情報・図面の使用に起因する第三者の特許権、その他の権利侵害について、当社はその責任を負いません。
本資料に記載の全製品ならびにそれに関する消耗品等及び役務について、御購入の際、消費税が付加されますので御承知おき願います。
本製品は、「外国為替及び外国貿易管理法」に基づく戦略物資等(または特定技術)に該当します。従って、本製品またはその一部を輸出する場合には、同法に基づく許可が必要とされます。

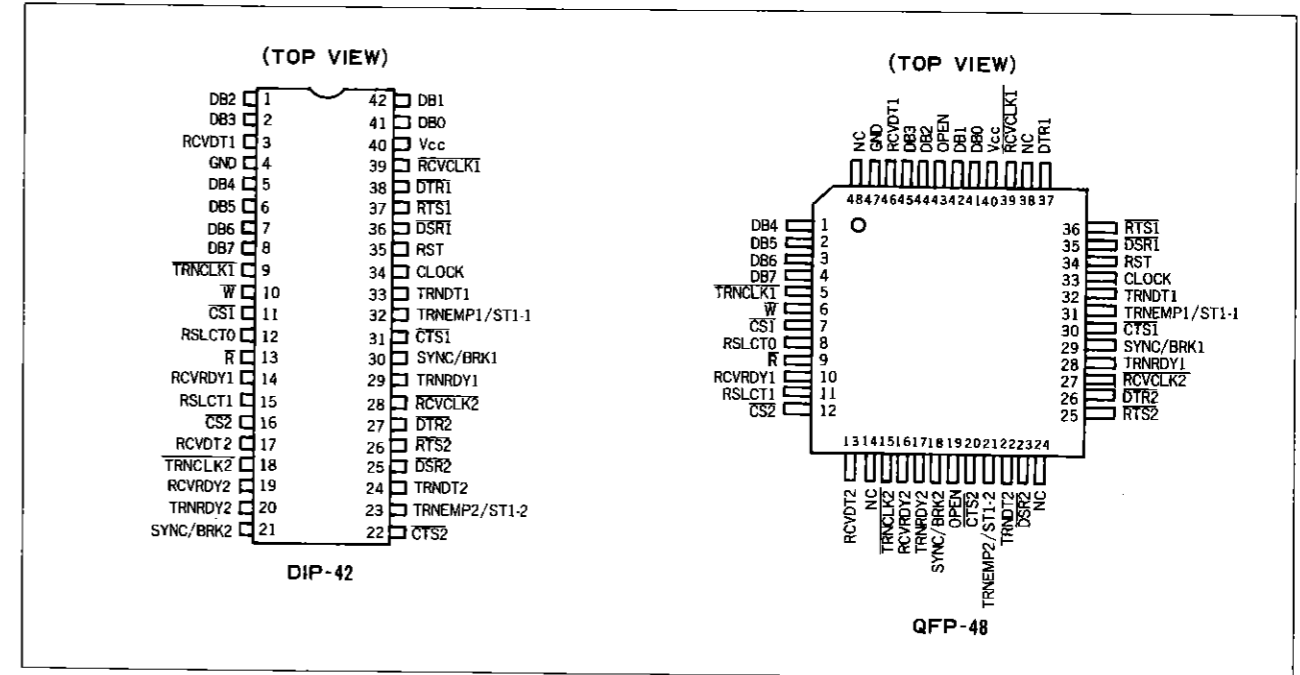
■パッケージ



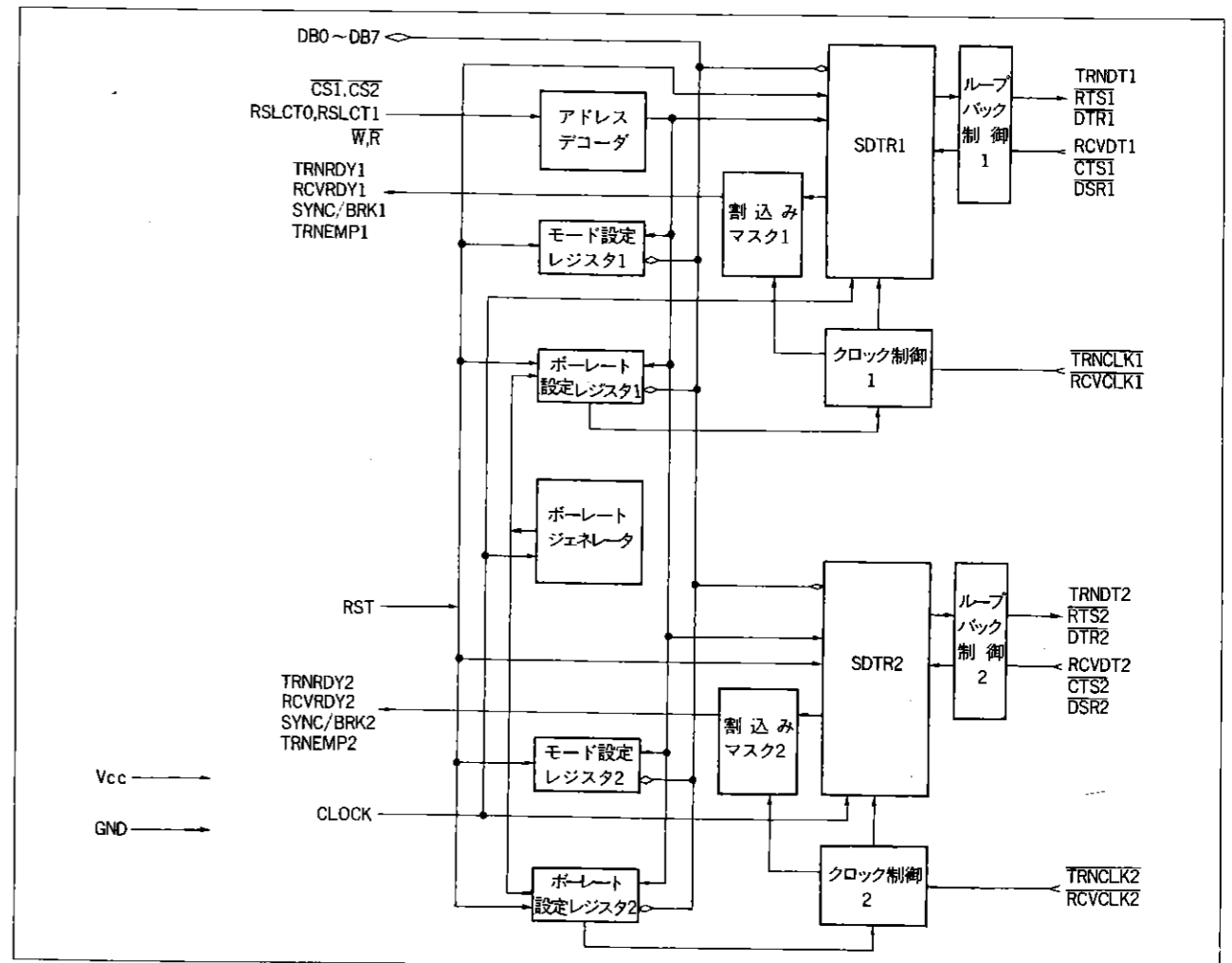
■特長

- 独立した2チャンネルのSDTR
- チャンネルごとに設定可能なボーレートジェネレータを内蔵
- 外部クロック使用可能
- 内部クロック出力可能
- マスク可能な割込み発生回路
- 2チャンネルを別々のアドレス空間に配置
- ボーレート DC~240K ボー (外部クロック使用時)
- 全二重通信
- 同期モードでプログラム指定する機能
 - ・データビット長 5~8ビット
 - ・キャラクタ同期方式 内部同期, 外部同期
 - ・同期キャラクタ数 単一キャラクタ, 二重キャラクタ
 - ・パリティの発生とチェック パリティ有効, 無効
偶数パリティ, 奇数パリティ
- 同期モードでの動作
 - ・オーバーランエラー, パリティエラーの検出
 - ・送受信バッファ状態の通知
 - ・同期キャラクタ検出
 - ・同期キャラクタ自動挿入
- 調歩同期モードでプログラム指定する機能
 - ・データビット長 5~8ビット
 - ・ストップビット長 1, 1½, 2ビット
 - ・ボーレート 送信クロック, 受信クロックの×1, ×1/16, ×1/64で転送
 - ・パリティの発生とチェック パリティ有効, 無効
偶数パリティ, 奇数パリティ
- 調歩同期モードでの動作
 - ・フレーミングエラー, オーバーランエラー, パリティエラーの検出
 - ・送受信バッファ状態の通知
 - ・ブレークキャラクタ検出
- 誤りスタートビット検出
- IBMのBi-sync方式動作可能
- 送信部, 受信部ともに二重バッファ方式
- ループバック診断機能
- 入出力信号レベル TTL コンパチブル
- 標準的マイクロプロセッサと接続端子, 信号タイミングについて互換
- 標準42ピンプラスチックDIP, 48ピンプラスチックQFP
- +5V単一電源

■端子配列図



■ブロックダイアグラム



■端子機能説明

端子番号		端子記号	端子名称	I/O	機能説明
DIP-42P	QFP-48P				
1,2, 5~8, 41,42	1~4, 41,42, 44,45	DB0~DB7	双方向 データ バス	I/O	スリーステート双方向の8ビットデータバスで、送受信データ、モードパラメータ、動作コマンド、ステータス情報の伝送に使われます。
3, 17	46, 13	RCVDT1 RCVDT2	受信 データ	I	この端子を介してシリアルデータを受信します。シリアルデータはパラレルデータに変換されパリティチェックなどのチェックを受け、編集がなされ、受信データとしてMPUに転送されます。
4	47	GND	グラウンド	-	接地端子
9, 18	5, 15	TRNCLK1 TRNCLK2	送信 クロック	I	この信号で、送信データの転送レートが決まります。同期モードでは、この送信クロックの周波数を、送信データのボーレートと同じにします。調歩同期モードでは、送信クロックの周波数をモードパラメータ設定に応じて、送信データボーレートの×1、×16、×64とします。送信データは、この送信クロックの立下りエッジでシフトアウトされます。内部ボーレートジェネレータを使用する場合は、“H”又は“L”に固定します。
10	6	\bar{W}	書込み有効	I	送信データ、モードパラメータ、動作コマンドをデータバスを介して入力する際、“L”レベルの書込み有効パルス信号を入力します。
11, 16	7, 12	CS1 CS2	チップ セレクト	I	データバスを介して、MB89371Aの内部レジスタをリード、ライトする時、この端子に“L”レベルの信号を入力します。 \bar{W} 、 \bar{R} 信号と共に使用され、リードライトの区別は \bar{W} 、 \bar{R} でなされます。
12, 15	8, 11	RSLCT0 RSLCT1	内部 レジスタ 選択	I	MB89371Aの内部レジスタをセレクトする時、この端子に入力します。 \bar{W} 、 \bar{R} 、CS1、CS2と共に使用され、リードライトの区別は \bar{W} 、 \bar{R} でなされます。
13	9	\bar{R}	読取り有効	I	データバスを介して受信データ、ステータス情報を読取る際、“L”レベルの読取り有効パルス信号を入力します。
14, 19	10, 16	RCVRDY1 RCVRDY2	受信可能	O	シリアルで受信したデータがパラレルに変換され、MPUに読取られるべき状態であるとき“H”レベルになり、これが読取られると“L”レベルにリセットされます。動作コマンドのRCVEビットに0を設定すると、この、RCVRDY信号はマスクされます。
29, 20	28, 17	TRNRDY1 TRNRDY2	送信可能	O	送信データを送信データバッファレジスタに書込んでもよいことをMPUに通知するマスク可能な信号で、MPUから送信データが転送されると、 \bar{W} 信号によって自動的にリセットされます。ステータスレジスタのビット1は、送信データ受け可能な状態を示すのに対し、この端子は送信可能な状態でもあることを示します。

(続く)

端子番号		端子記号	端子名称	I/O	機能説明
DIP-42P	QFP-48P				
30, 21	29, 18	SYNC /BRK1 SYNC /BRK2	同期 キャラクタ 検出 ブ레이크 コード 検出	I/O	同期モードのときSYNC(同期キャラクタ検出)として用いられ、調歩同期モードのときはBRK(ブ레이크コード検出)として用いられます。同期モードでのSYNCとして用いる場合は、モードパラメータに設定する同期検出方式により、入力端子か出力端子かになります。内部同期検出を設定すると出力端子となり、1データまたは2データ分の同期キャラクタが受信されると“H”レベルになり、MPUがステータス情報を読出すとリセットされます。外部同期検出を設定すると入力端子となり、エンターハント動作中でRCVCLK端子入力が“H”レベルの間にこの端子に“H”レベルの信号を入力すると、RCVCLKの次の立上りエッジでサンプリングされたデータが受信データの開始データとされます。“H”レベルを入力する期間はRCVCLK入力の1周期分以上とします。外部同期検出が設定されると同期コードの検出はされません。BRKとして用いる場合は、出力端子となり、フレーミングエラー(ストップビットが“L”)後の“L”キャラクタ(スタートビット、データビット、パリティビット、ストップビットの全てが“L”)の受信で“H”レベルになります。この“H”レベルは、リセット実行か、受信データが“H”レベルになったときに解除されます。
31, 22	30, 20	CTS1 CTS2	クリア トウ センド	I	動作コマンドのTRNENビットが1にセットされている時、この端子に“L”レベルの信号を入力するとTRNNDT端子からの送信が可能になります。送信動作中にこの端子が“H”レベルになったり、TRNENビットが0に設定されたりすると、それ以前に書込まれた全てのデータを送出して送信動作を停止します。同期モード(二重同期キャラクタ)での第1同期キャラクタ送出中であつた場合は、第2同期キャラクタも送出されます。
32, 23	31, 21	TRNEMP1 /ST1-1 TRNEMP2 /ST1-2	送信 バッファ空 / クロック 出力	O	モード設定レジスタのbit0により内容が分けられます。bit0が“0”に設定された時、TRNEMP端子として送信すべきデータが無い状態の時、“H”レベルを出力し、送信データを1キャラクタ受けると自動的にリセットされます。同期モードでこの信号が“H”レベルであれば、送信データが転送されていないために自動的に挿入された同期キャラクタがシフトアウトされていることを示します。この信号は、半二重動作に用いる時のライン反転のタイミングを示すためにも用いることができます。bit0が“1”に設定された時、ST1端子として、内部ボーレートジェネレータのクロックが出力されます。
-	14,24, 38,48	NC	ノンコネク	-	内部には接続していませんがオープンにしてください。
-	19,43	OPEN	オープン	-	この端子は必ずオープンにする必要があります。

(続く)

端子番号		端子記号	端子名称	I/O	機能説明
DIP-42P	QFP-48P				
33, 24	32, 22	TRNDT1 TRNDT2	送信データ	O	MPUから転送されたパラレルデータをシリアルデータに変換し、スタートビットなど必要なビットを生成付加して送信データとして出力します。 リセット後、あるいはTRNENビットが0として設定されたとき、あるいは、CTS入力が“H”レベルになったとき、いずれの場合もマーキング状態になります。送信すべきデータが無いとき、同期モードでは同期キャラクタが出力され、調歩同期モードではマーキング状態となります。
36, 25	35, 23	DSR1 DSR2	データセットレディ	I	モデムのData Set Ready信号と接続して、モデムの制御に用いられます。 ステータスレジスタのビット7に、この端子の状態が示されます。
37, 26	36, 25	RTS1 RTS2	センド要求	O	モデムのRequest To Send信号と接続してモデムの制御に用いられます。 動作コマンドのビット5をプログラムで1にセットすることによって、“L”レベルの信号を出力します。
38, 27	37, 26	DTR1 DTR2	データターミナルレディ	O	モデムのData Terminal Ready信号と接続したり、またRate Select信号として、モデムの制御に用いられます。 動作コマンドのビット1をプログラムで1にセットすることによって、“L”レベルの信号を出力します。
39, 28	39, 27	RCVCLK1 RCVCLK2	受信クロック	I	この信号で、受信データの転送レートが決まります。同期モードでは、この受信クロックの周波数を、受信データのボーレートと同じにします。 調歩同期モードでは受信クロックの周波数を、モードパラメータ設定に応じて受信データボーレートの×1, ×16, ×64にします。 受信データは、この受信クロックの立上りエッジでサンプリングされます。調歩同期(×1)では、(×16), (×64)と異なり、RCVCLKとRCVDTの同期を外部でとる必要があります。 内部ボーレートジェネレータを使用する場合は、“H”又は“L”に固定します。
34	33	CLOCK	クロック	I	内部動作のタイミング基準用クロック信号を(4.9152 MHz)入力します。 クロック信号は、他の外部信号とは関連がなく独立していますが、同期モードまたは調歩同期モード(×1)ではこのクロック信号の周波数は送信クロック、受信クロック入力の30倍以上にします。調歩同期モード(×16), (×64)では、4.5倍以上にします。
35	34	RST	リセット	I	MB89371Aを初期設定するためのリセットパルス信号入力用端子で、パルス幅6tck以上の“H”レベルのパルスを入力すると初期状態であるモードパラメータ設定待ち状態となります。 リセットパルス入力中でもCLOCK端子へのクロック入力が必要です。
40	40	V _{cc}	電源	-	+5V電源

■電気的特性

1. 絶対最大定格

項目	記号	定格値		単位
		最小	最大	
電源電圧	V _{cc}	-0.3	+7.0	V
入力電圧	V _{IN}	-0.3	V _{cc} +0.3	
出力電圧	V _{OUT}	-0.3	V _{cc} +0.3	
動作温度	T _A	-40	+85	°C
保存温度	T _{stg}	-55	+150	

絶対最大定格を超えて使用した場合、LSIの永久破壊となる恐れがあります。また、通常動作では推奨動作条件下で使用されることが望ましく、この条件を超えるとLSIの信頼性に悪影響を及ぼすことがあります。

2. 推奨動作条件

電源電圧 V_{cc} …… +5V±10%
GND … 0V (電圧はGND基準)
動作温度 T_A …… -40~+85°C

3. 直流特性

(V_{cc} = +5V±10%, GND=0V, T_A = -40°C~+85°C)

項目	記号	条件	規格値		単位
			最小	最大	
電源電流	I _{cc}	動作時	-	8	mA
		スタンバイ時	-	50	
入力リーク電流	I _{ILK}	0V ≤ V _{IN} ≤ V _{cc}	-	±10	μA
出力リーク電流	I _{oFL}	0V ≤ V _{OUT} ≤ V _{cc}	-	±10	
入力電圧“L”	V _{IL}	-	-0.3	0.8	V
入力電圧“H”	V _{IH}	T _A = 0~+85°C	2.0	V _{cc} +0.3	
		T _A = -40~0°C	2.2	V _{cc} +0.3	
出力電圧“L”	V _{oL}	I _{oL} = 2.5mA	-	0.4	
出力電圧“H”	V _{oH}	I _{oH} = -2.5mA	2.4	-	
		I _{oH} = -100μA	V _{cc} -0.4	-	

4. 端子容量 (V_{CC} = 0V, T_A = 25°C)

項目	記号	条件	規格値		単位
			最小	最大	
入力容量	C _I	f _c =1MHz 測定端子以外はGNDレベル	-	10	pF
入出力容量	C _{I/O}		-	20	

5. 交流特性 (V_{CC} = +5V ± 10%, GND = 0V, T_A = -40°C ~ +85°C)

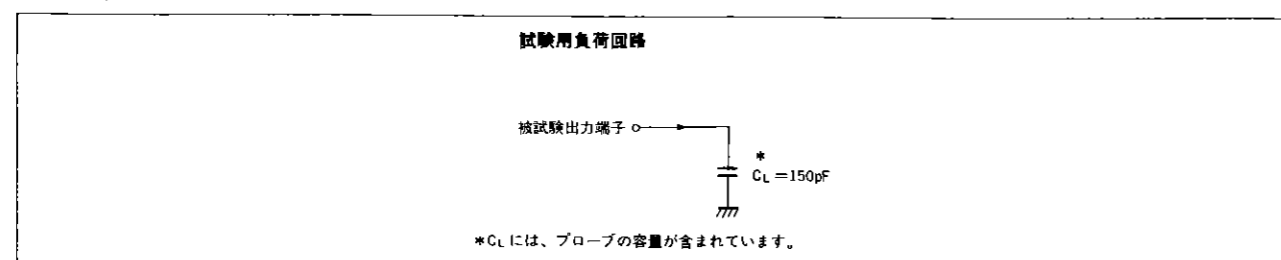
リードサイクル

項目	記号	規格値		単位
		最小	最大	
\bar{R} パルス幅	t _{RD}	150	-	ns
アドレス (\bar{CS} , RSLCT) 安定時間 (対 \bar{R} 立下り)	t _{ADDRD}	10	-	
アドレス (\bar{CS} , RSLCT) 保持時間 (対 \bar{R} 立上り)	t _{RDAD}	10	-	
データ遅延時間 (対 \bar{R} 立下り) 条件 C _L =150pF	t _{RDDT}	-	120	
データフロート時間 (対 \bar{R} 立上り) 条件 C _L =150pF	t _{DFRD}	10	75	

ライトサイクル (V_{CC} = +5V ± 10%, GND = 0V, T_A = -40°C ~ +85°C)

項目	記号	規格値		単位
		最小	最大	
\bar{W} パルス幅	t _{WT}	100	-	ns
アドレス (\bar{CS} , RSLCT) 安定時間 (対 \bar{W} 立下り)	t _{ADWT}	10	-	
アドレス (\bar{CS} , RSLCT) 保持時間 (対 \bar{W} 立上り)	t _{WTAD}	10	-	
データ設定時間 (対 \bar{W} 立上り)	t _{DTWT}	100	-	
データ保持時間 (対 \bar{W} 立上り)	t _{WTDI}	20	-	
書き込み回復時間	初期設定時	6	-	t _{CR}
	調歩同期モード動作中	8	-	
	同期モード動作中	16	-	

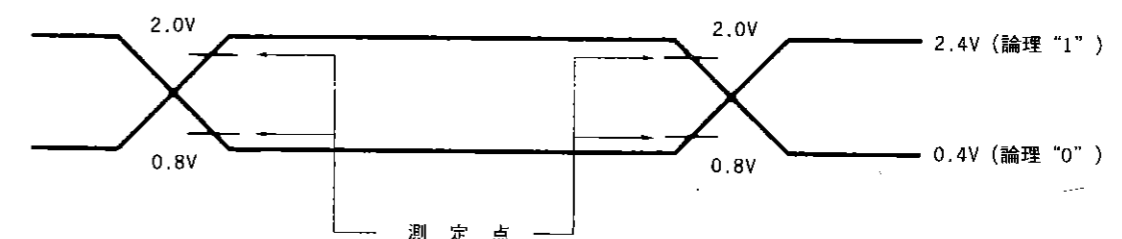
測定条件



6. 直列データ転送タイミング (V_{CC} = +5V ± 10%, GND = 0V, T_A = -40°C ~ +85°C)

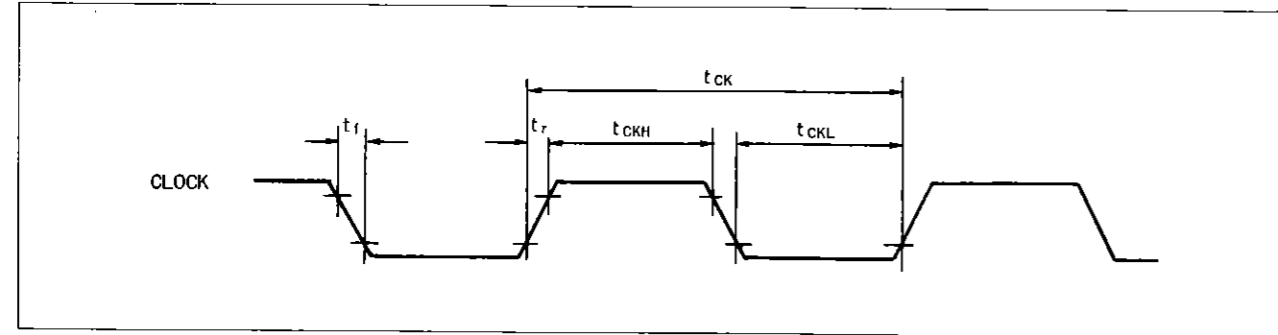
項目	記号	規格値		単位
		最小	最大	
クロック周期	t _{CK}	125	DC	ns
クロックパルスローレベル幅	t _{CKL}	50	-	
クロックパルスハイレベル幅	t _{CKH}	50	-	
クロックパルス立上り, 立下り時間	t _r , t _f	-	20	
受信クロックパルス幅	t _{RCVL}	16×ボーレート, 64×ボーレート	1	t _{CK}
		1×ボーレート	12	
受信クロックパルス遅延時間	t _{RCVH}	16×ボーレート, 64×ボーレート	3	t _{CK}
		1×ボーレート	15	
受信クロック周波数	f _{RCV}	64×ボーレート	DC	KHz
		16×ボーレート	DC	
		1×ボーレート	DC	
送信クロックパルス幅	t _{TRNL}	16×ボーレート, 64×ボーレート	1	t _{CK}
		1×ボーレート	12	
送信クロックパルス遅延時間	t _{TRNH}	16×ボーレート, 64×ボーレート	3	t _{CK}
		1×ボーレート	15	
送信クロック周波数	f _{TRN}	64×ボーレート	DC	KHz
		16×ボーレート	DC	
		1×ボーレート	DC	
送信データ遅延時間 (対TRNCLK)	t _{DTRN}	-	0.5	μs
送信データ遅延時間 (対ST)	t _{STDRN}	-	0.5	
\bar{W} →TRNRDY	t _{TRNRDYCLR}	-	200	ns
\bar{R} →RCVRDY	t _{RCVRDYCLR}	-	200	
\bar{W} →TRNEMP, DTR, RTS遅延時間	t _{WTPI}	-	8	t _{CK}
\bar{DSR} , CTS設定時間 (対 \bar{R})	t _{PTRD}	20	-	
最終ビット中心→TRNRDY遅延時間	t _{TRNRDY}	-	14	
最終ビット中心→RCVRDY遅延時間	t _{RCVRDY}	-	26	
データビット中心→TRNEMP遅延時間	t _{TRNEMP}	-	20	
RCVCLK→内部SYNC検出遅延時間	t _{INSYNC}	-	26	
外部SYNC設定時間 (対RCVCLK)	t _{RCS}	14	-	
	t _{SBC}	2	-	

交流試験用入力波形

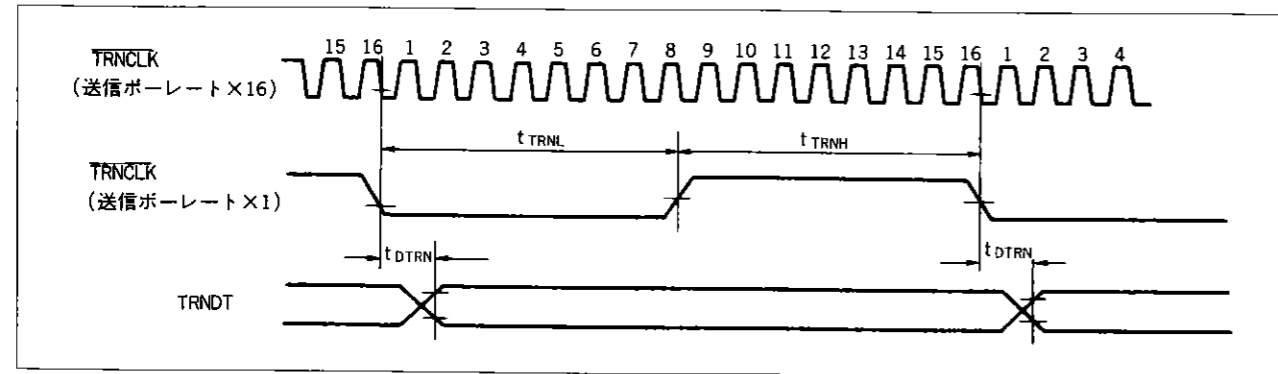


7. タイミングチャート

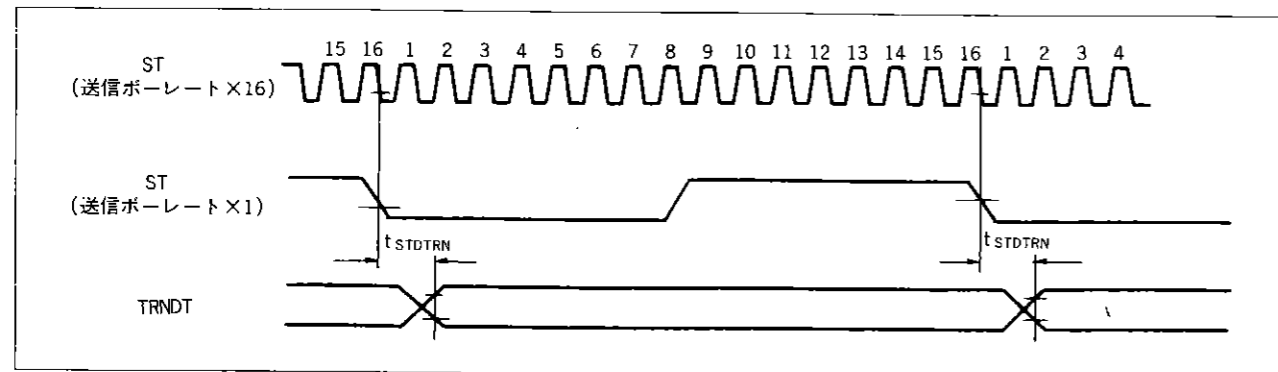
① システムクロック信号



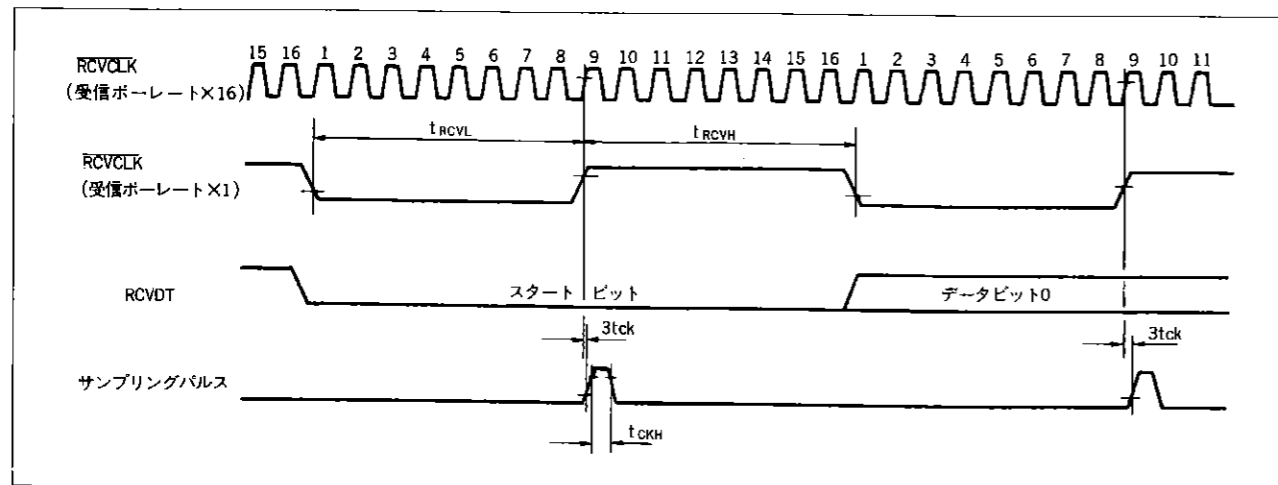
② 送信クロック信号と送信データ信号



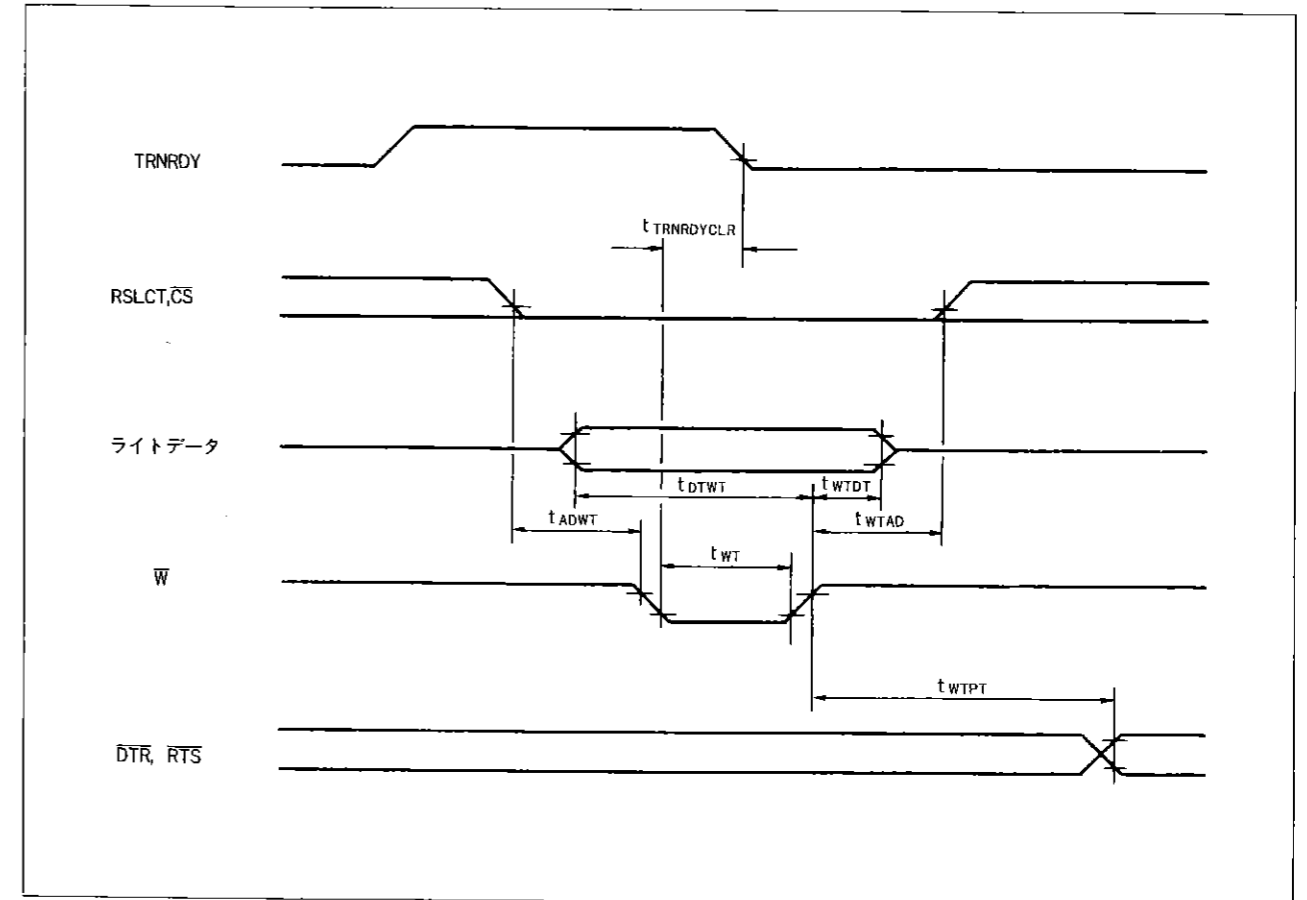
③ ボーレートクロック信号と送信データ信号



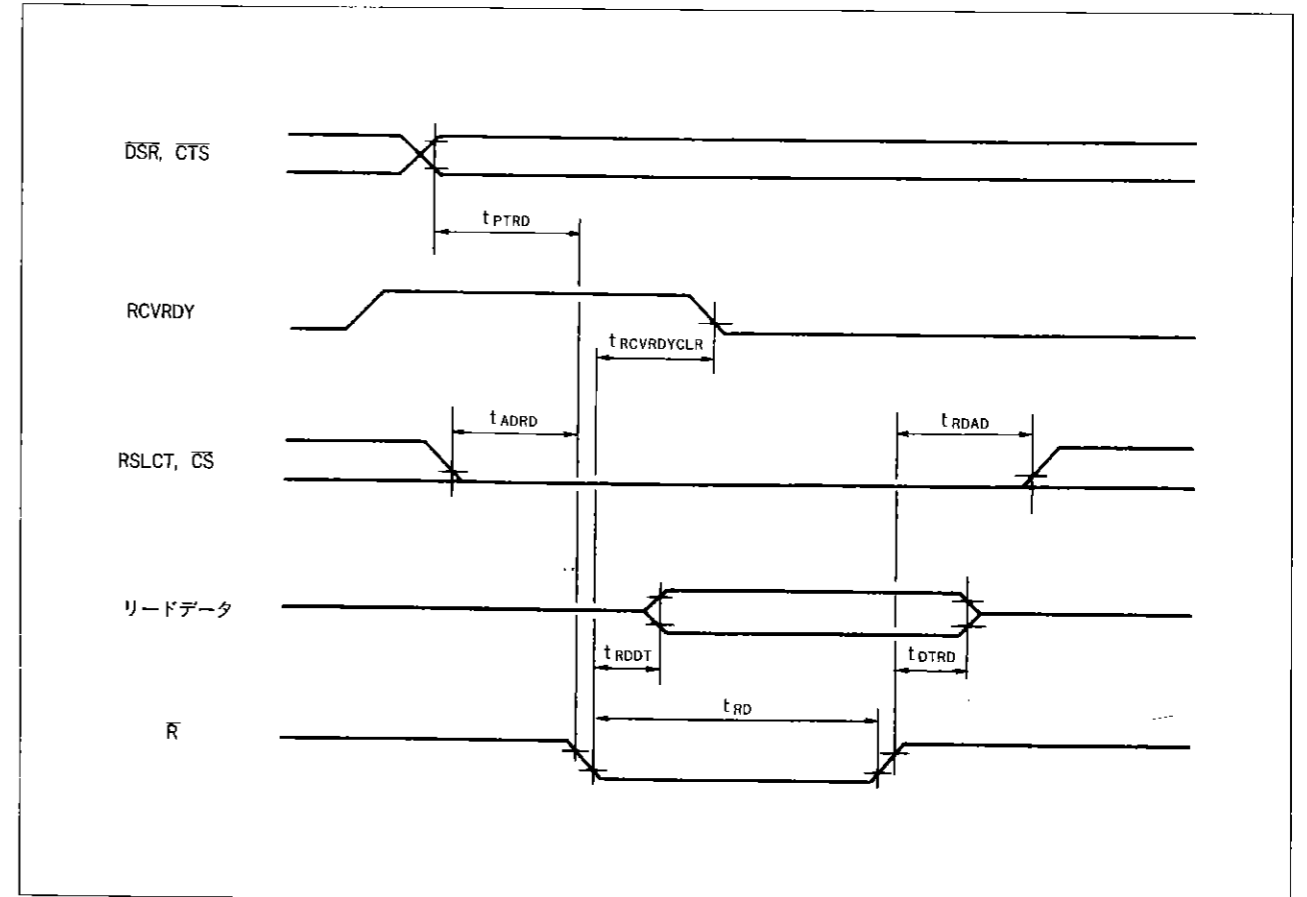
④ 受信クロック信号と受信データ信号



⑤ 送信データライトサイクル関連信号, 出力ポート制御データライトサイクル

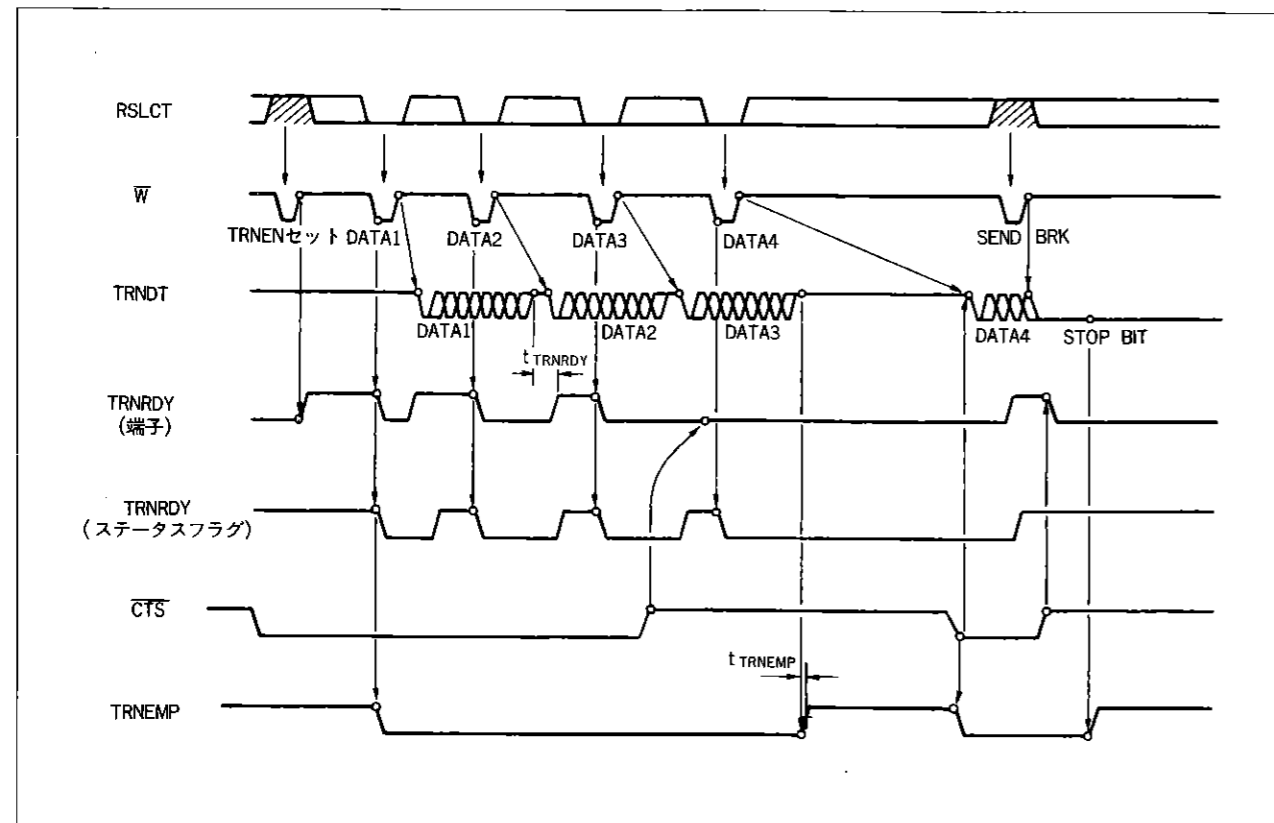


⑥ 受信データリードサイクル関連信号, 入力ポートデータリードサイクル



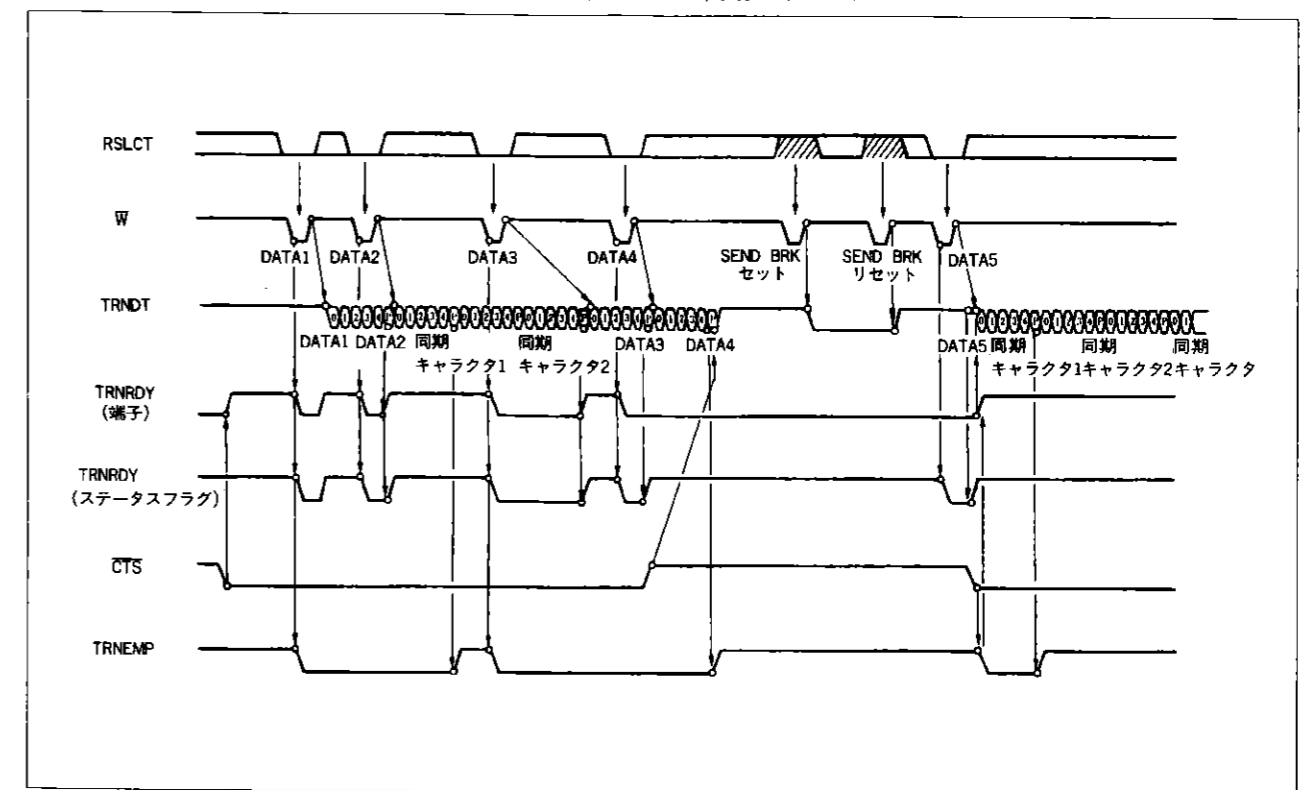
⑦ 送信用各種制御信号, ステータスフラグ (調歩同期モード)

例 キャラクタ長: 7ビット, パリティ有効, ストップビット長: 2ビット



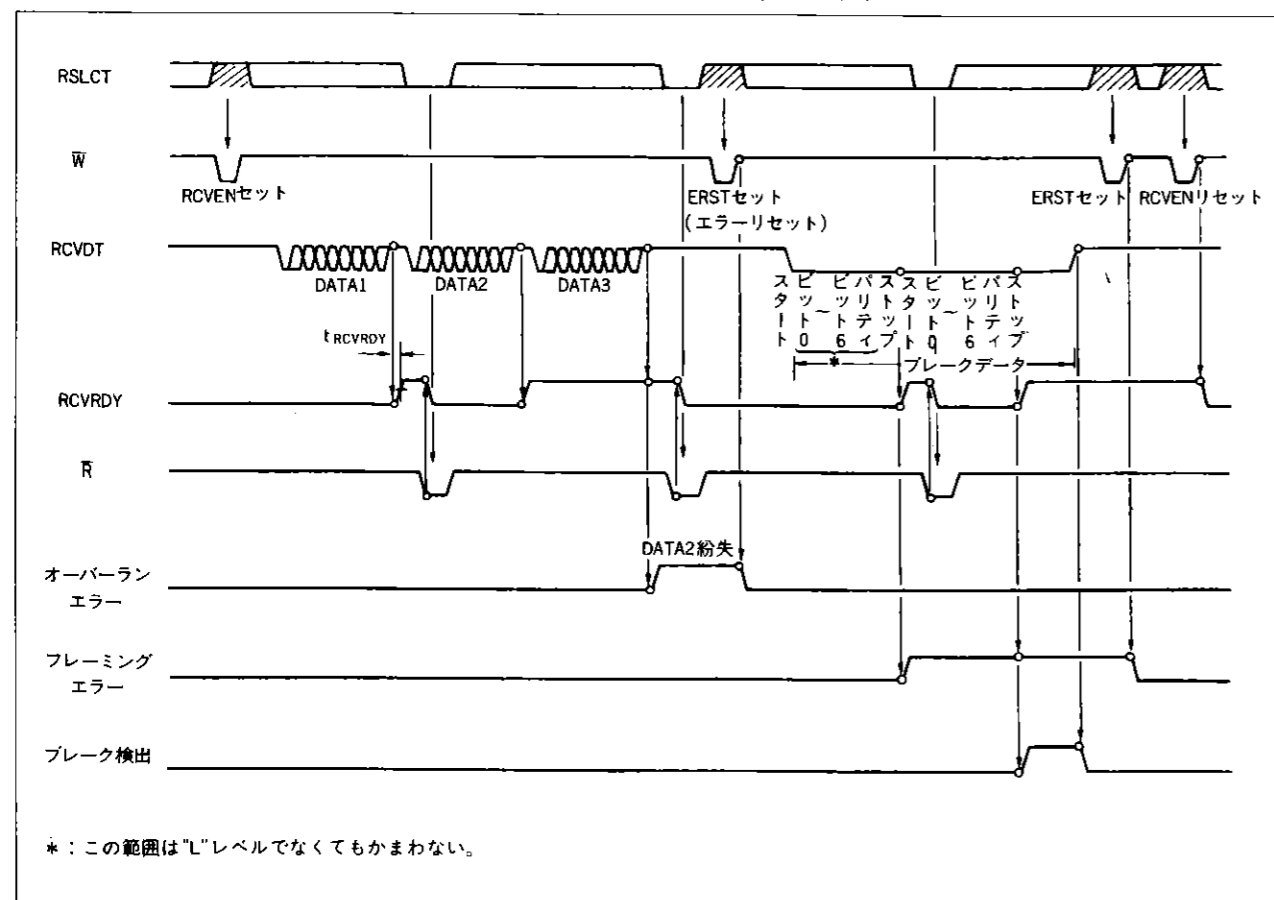
⑨ 送信用各制御信号, ステータスフラグ (同期モード)

例 キャラクタビット長: 5ビット, パリティ有効, 二重同期キャラクタ



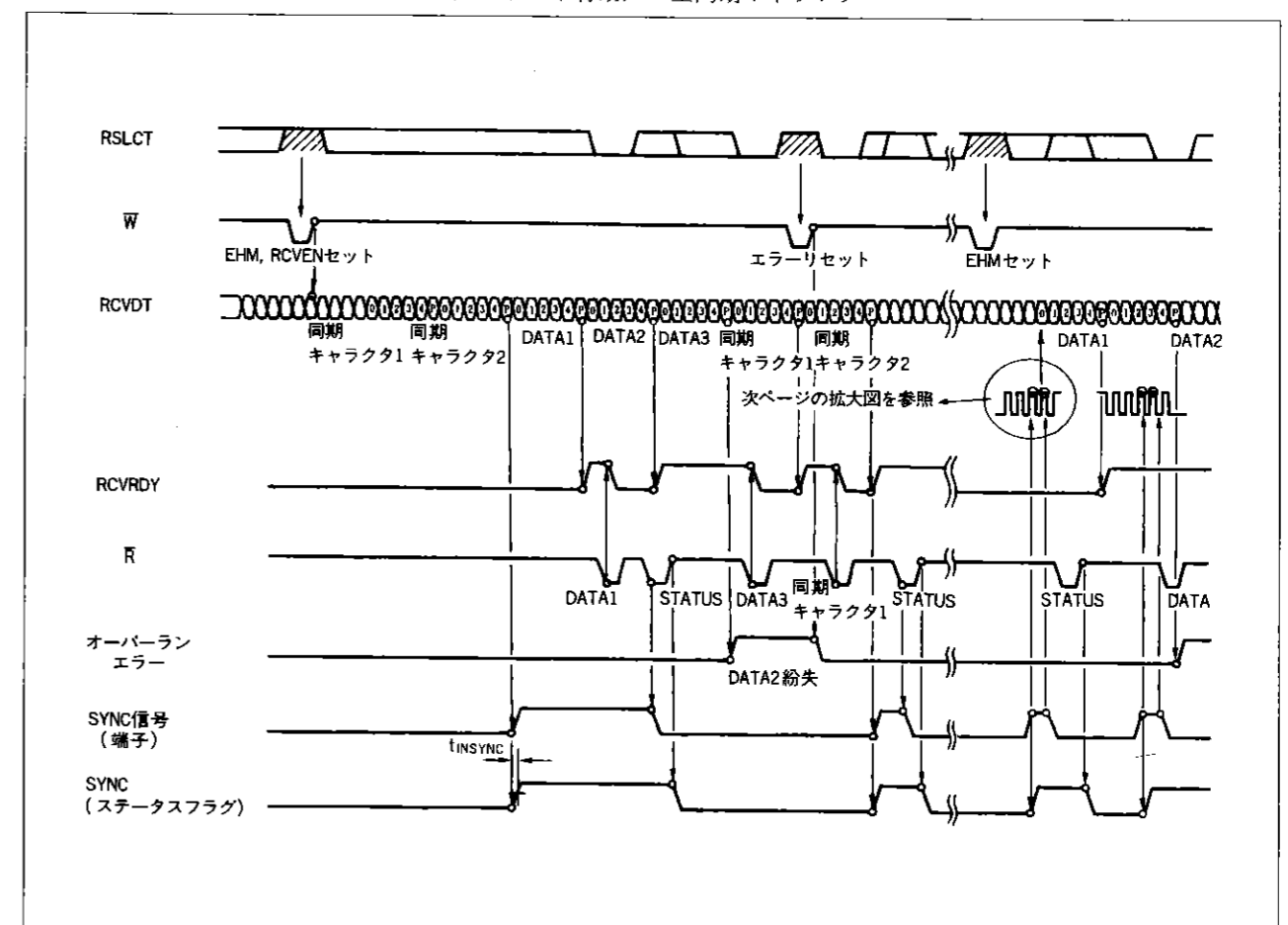
⑧ 受信用各種制御信号, ステータスフラグ (調歩同期モード)

例 キャラクタ長: 7ビット, パリティ有効, ストップビット長: 2ビット

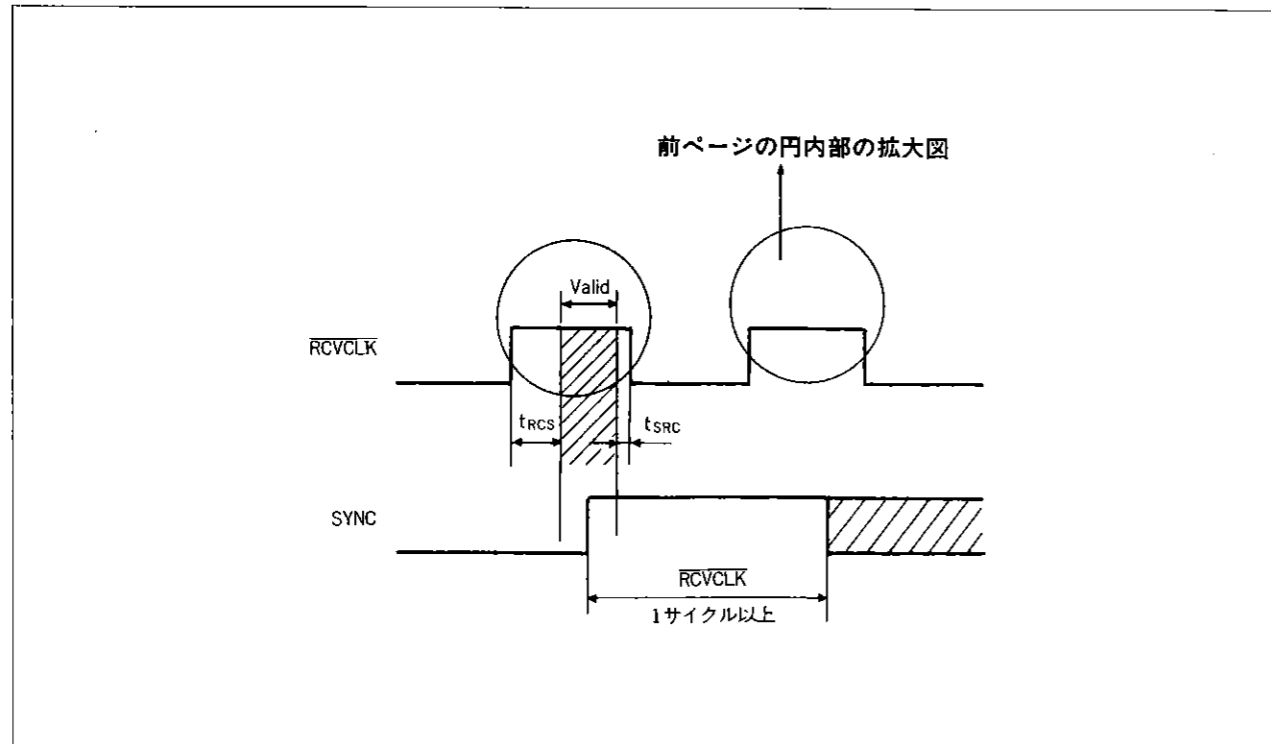


⑩ 受信用各制御信号, ステータスフラグ (同期モード)

例 キャラクタビット長: 5ビット, パリティ有効, 二重同期キャラクタ



*: この範囲は"L"レベルでなくてもかまわない。



■レジスタ構成

MB89371Aには、チャンネル1、チャンネル2の2つのチャンネルがあり、その選択、切替えは2つのチップセレクト信号 $\overline{CS1}$, $\overline{CS2}$ で行われます。

2つのチャンネルには、各々次のようなレジスタがあります。

1. モード設定レジスタ (MB89371A 固有)
2. ボーレート設定レジスタ (MB89371A 固有)
3. モードレジスタ (MB89251A 相当)
4. コマンドレジスタ (MB89251A 相当)
5. ステータスレジスタ (MB89251A 相当)
6. 送信データバッファレジスタ (MB89251A 相当)
7. 受信データバッファレジスタ (MB89251A 相当)

チップセレクト信号、レジスタ選択信号 (RSLCT0, RSLCT1) と対象レジスタとの関係は次表の通りです。

これらのレジスタを、ここで説明する仕様にしたがって適宜、リードライトすることによって、回線との接続がなされ、データ送受信動作が実行されます。

パワーオン後、あるいはリセット後は、MB89371A は初期設定状態です。

この段階で、“1. モード設定レジスタ” に所望のパラメータを設定します。次に内部クロックを使用する場合は、

“2. ボーレート設定レジスタ” に、しかるべきパラメータを設定します。

次にモードパラメータを“3. モードレジスタ” に設定します。

モードパラメータで調歩同期方式を指定した場合は、次にコマンドを“4. コマンドレジスタ” に設定します。

モードパラメータで同期方式を指定した場合は、次は同期キャラクタコードを指定します。単一同期キャラクタ方式なら1キャラクタ、二重同期キャラクタ方式なら2キャラクタのコードを指定します。

そして次にコマンドを“4. コマンドレジスタ” に設定します。

コマンド設定後、“5. ステータスレジスタ” をリードして、状態を判定して“6. 送信データバッファレジスタ” または、“7. 受信データバッファレジスタ” をアクセスします。

送受信動作を実行後、同期方式を変更したい場合には、モードパラメータの再設定を行います。このための、初期設定状態への復帰コマンドも用意されています。

選択信号と選択チャンネル、レジスタの関係

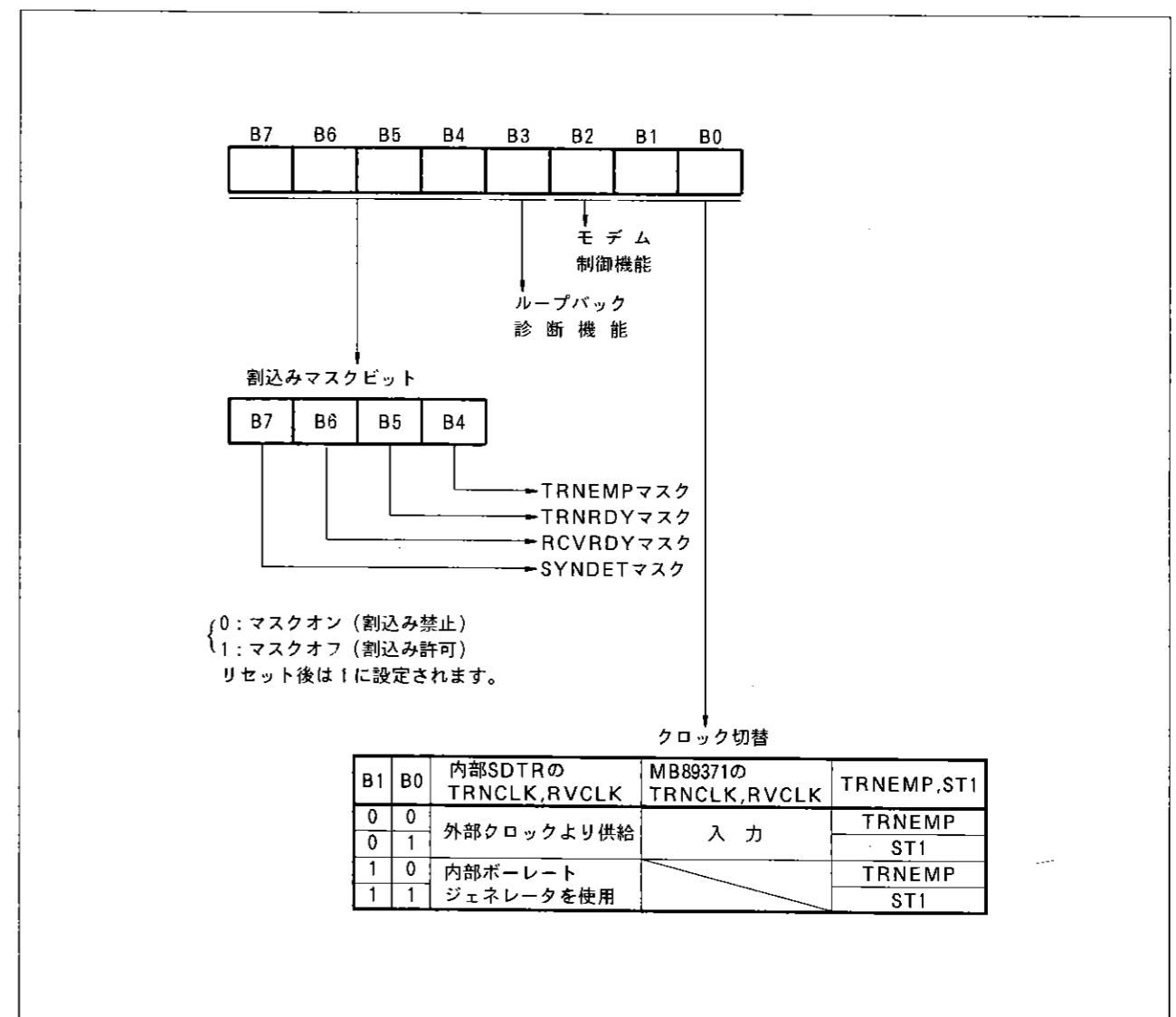
チップセレクト信号 \overline{CS}	レジスタ選択信号		選択チャンネル	選択レジスタ
	RSLCT1	RSLCT0		
$\overline{CS1}=0$	0	0	チャンネル1	MB89251A 相当
	0	1		ボーレート設定レジスタ
	1	0		モード設定レジスタ
	1	1		
$\overline{CS2}=0$	0	0	チャンネル2	MB89251A 相当
	0	1		ボーレート設定レジスタ
	1	0		モード設定レジスタ
	1	1		

① モード設定レジスタ

パワーオンリセット後、送受信動作実行前あるいはリセット後、ユーザは、各々の仕様にあわせて、そのパラメータをこのレジスタに設定しなければなりません。

モード設定レジスタのビット構成、機能を次の図に示します。

リセット後は、SDTR (MB89251A) との互換性を考慮して、F0 (16進) の状態に設定されます。



モデム制御機能

B2に設定するデータ0,1によりモデム制御線 \overline{CTS} , \overline{DSR} のレベルを制御します。
 B2に1を設定すると, \overline{CTS} 端子, \overline{DSR} 端子が "L" レベルとみなされます。
 B2に0を設定すると通常動作モードになります。

ループバック診断機能

モデムインタフェース信号の送信線, 受信線を互いに交叉させることのできる部分を MB89371A 内部の SDTR とモデムとの中間位置にしつらえます。この機能により送信線にのせたデータを受信線で読取り, 送信, 受信, エラー検出等の諸動作のチェックができます。これをループバック診断機能といいます。

B3に1を設定すると, この動作モードになります。

ループバック診断モードでは, MB89371A 内部で TRNDT 端子と RCVDVT 端子, \overline{RTS} 端子と \overline{CTS} 端子, \overline{DTR} 端子と \overline{DSR} 端子が接続され, 送信, 受信, チェックなどの各動作を MB89371A 単独で実行することができます。

B3に0を設定すると, 通常動作モードになります。

② ボーレート設定レジスタ

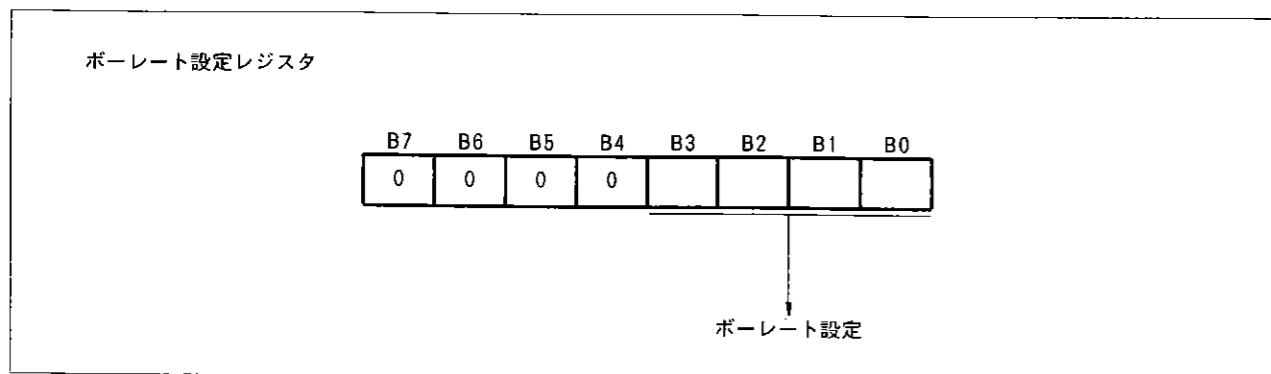
本レジスタは, 内部クロックを利用する場合あるいは ST1 出力を利用する場合に, 目的のボーレートに設定します。

ボーレートジェネレータの基本クロックには, CLOCK 端子に入力された値が入力されます。

ボーレートは分周比により違いがあります。

ボーレート設定レジスタのビット構成, 機能を次の図に示します。

システムリセット後 B₇ ~ B₀ は "0" にセットされます。このためユーザは, まずボーレート設定レジスタに, 希望するボーレートに相当するパラメータを設定し, その後にモード設定レジスタにモードパラメータを設定する手順をとります。



ボーレート設定レジスタ設定値によるシステムクロックと ボーレートジェネレータ出力の関係

ボーレート設定レジスタ				システムクロック
B3	B2	B1	B0	
0	0	0	0	$f_{CLK}/2$
0	0	0	1	$f_{CLK}/4$
0	0	1	0	$f_{CLK}/8$
0	0	1	1	$f_{CLK}/16$
0	1	0	0	$f_{CLK}/32$
0	1	0	1	$f_{CLK}/64$
0	1	1	0	$f_{CLK}/128$
0	1	1	1	$f_{CLK}/256$
1	0	0	0	$f_{CLK}/512$
1	0	0	1	$f_{CLK}/1024$
1	0	1	0	$f_{CLK}/2048$
1	0	1	1	$f_{CLK}/4096$
1	1	0	0	$f_{CLK}/8192$
1	1	0	1	$f_{CLK}/16384$
1	1	1	0	$f_{CLK}/32768$
1	1	1	1	$f_{CLK}/65536$

• f_n = ボーレートジェネレータ出力

• $f_{CLK} = 1/t_{CK}$

1/t_{CK} = 4.9152MHz とした場合のボーレート設定レジスタ設定値とボーレートの関係

ボーレート設定レジスタ				f_{RCV}	ボーレート (bps)		
B3	B2	B1	B0		f_{RRV}	1/1モード	1/16モード
0	0	0	0	2.4576MHz			
0	0	0	1	1.2288MHz			
0	0	1	0	614.4kHz		38400	9600
0	0	1	1	307.2kHz		19200	4800
0	1	0	0	153.6kHz	153600	9600	2400
0	1	0	1	76.8kHz	76800	4800	1200
0	1	1	0	38.4kHz	38400	2400	600
0	1	1	1	19.2kHz	19200	1200	300
1	0	0	0	9600Hz	9600	600	150
1	0	0	1	4800Hz	4800	300	75
1	0	1	0	2400Hz	2400	150	-
1	0	1	1	1200Hz	1200	75	-
1	1	0	0	600Hz	600	-	-
1	1	0	1	300Hz	300	-	-
1	1	1	0	150Hz	150	-	-
1	1	1	1	75Hz	75	-	-

• $f_{RCV}, f_{RRV} (=f_n)$

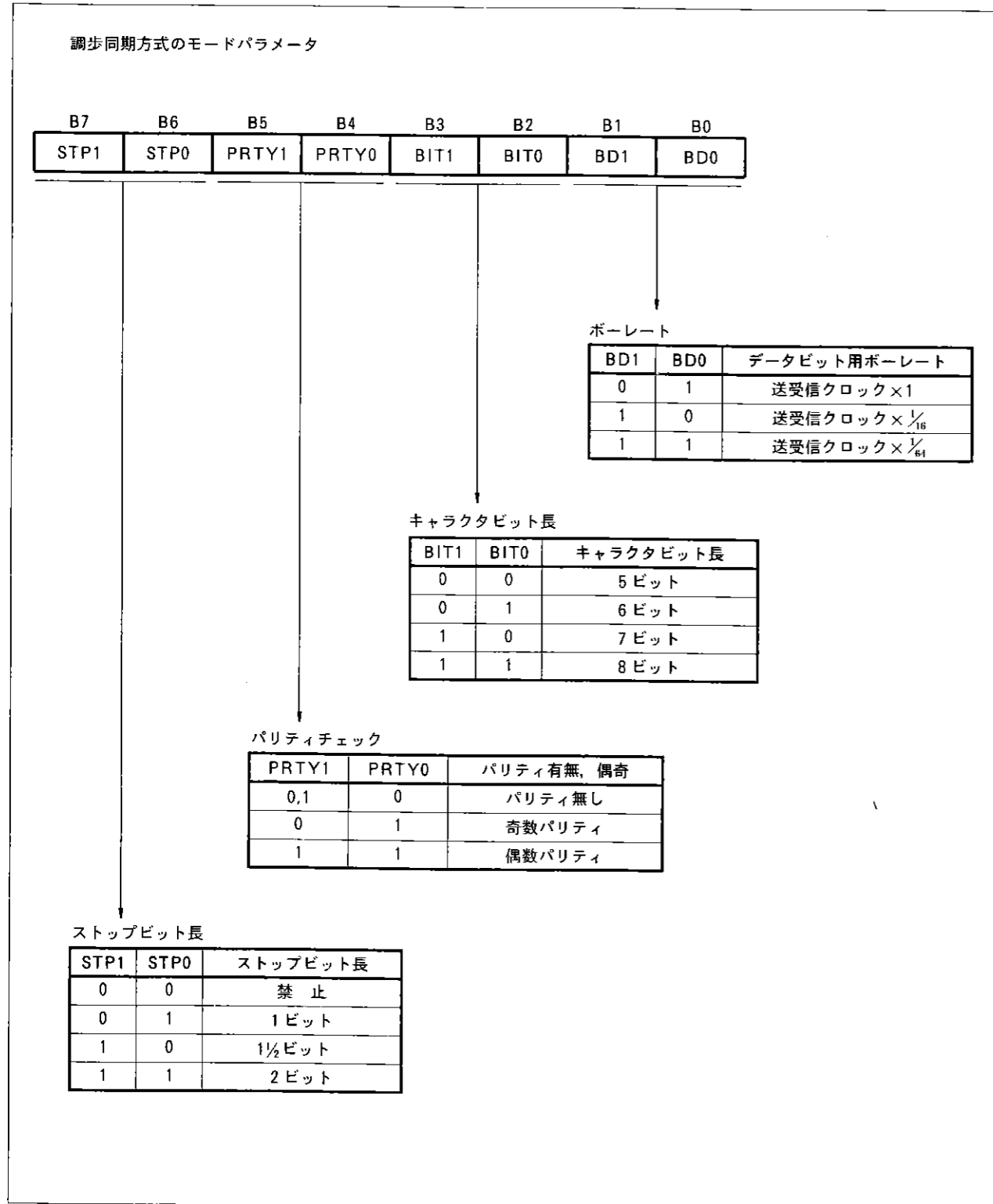
• 斜線部分は f_{RCV}, f_{RRV} と f_{CLK} の間の条件で満足できない為, 使用不可。(端子機能説明の CLOCK の項を参照)

③ モードレジスタ

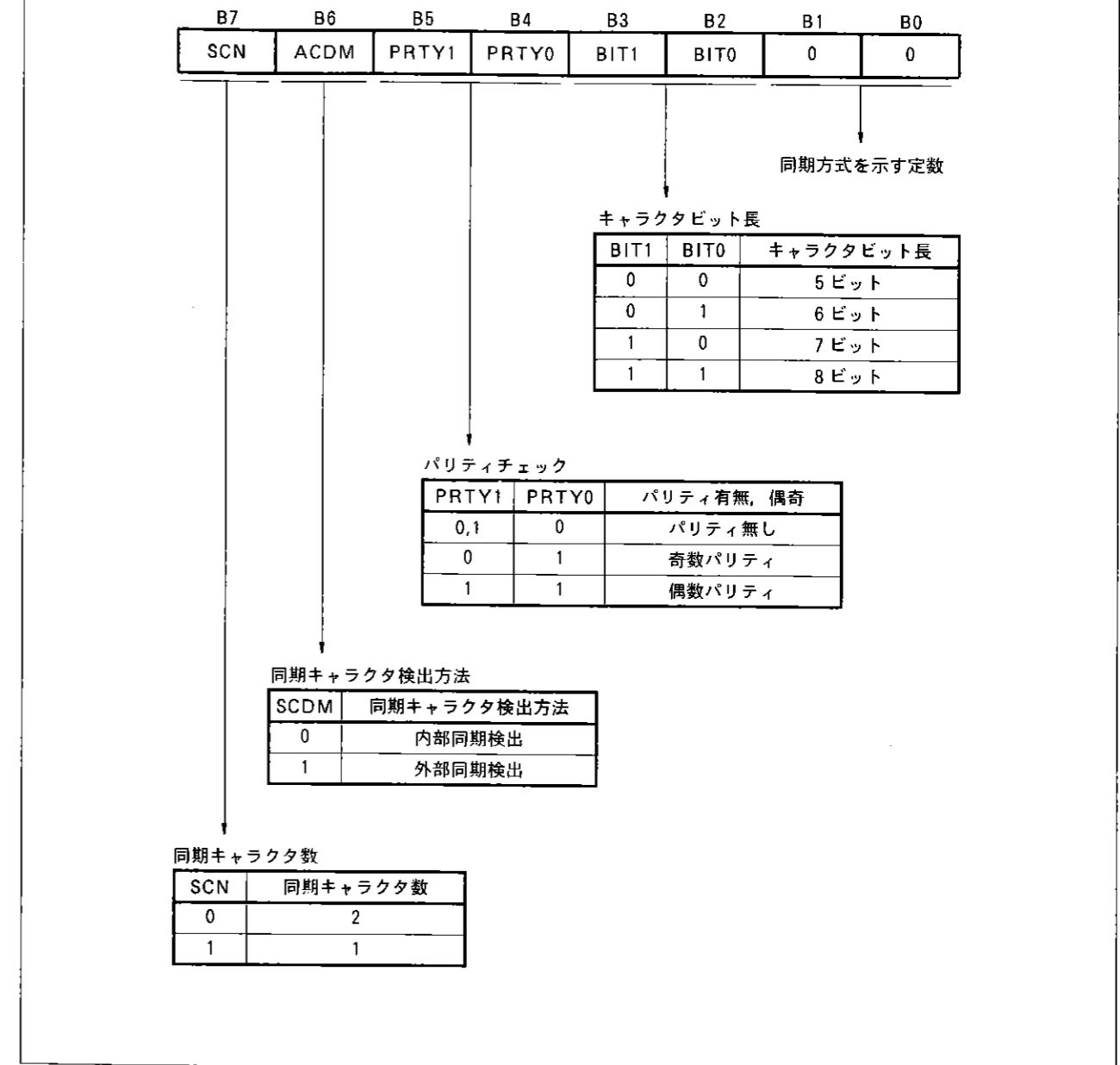
回線とデータを送受信する方法には、調歩同期方式と同期方式との違い、転送速度の違い、転送結果チェックの違いなどによって何通りかの様式があります。

ユーザは、これらのなかから希望する特定の様式を選択し、その仕様に相当するモードパラメータをこのモードレジスタに設定します。

モードパラメータは、調歩同期方式設定の場合と、同期方式設定の場合とで1部差異があります。



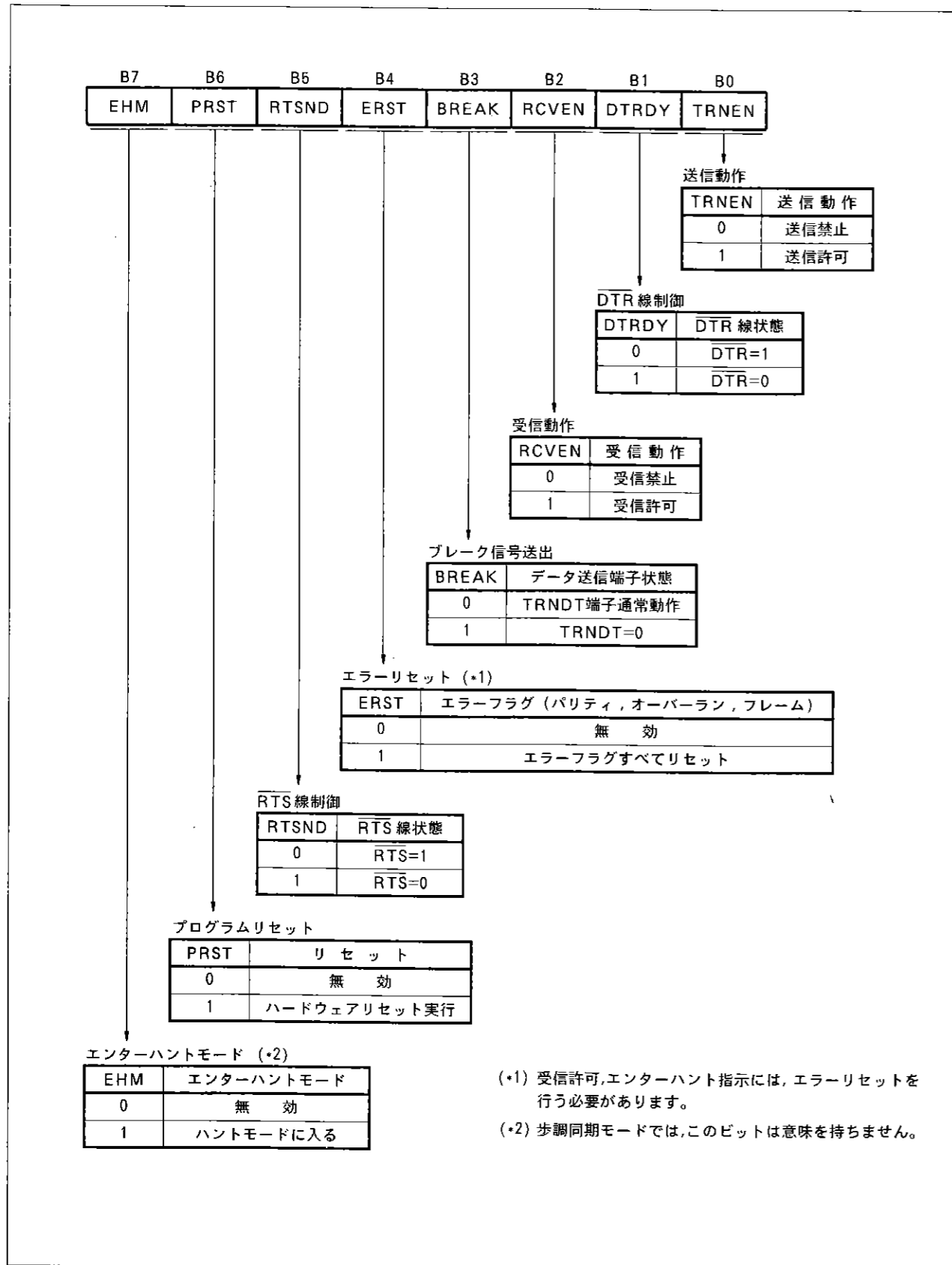
同期方式のモードパラメータ



④ コマンドレジスタ

回線を通してデータを送信するための送信コマンドを設定したり、モデムとの接続線 $\overline{\text{DTR}}$ を制御したりするためにコマンドレジスタがあります。

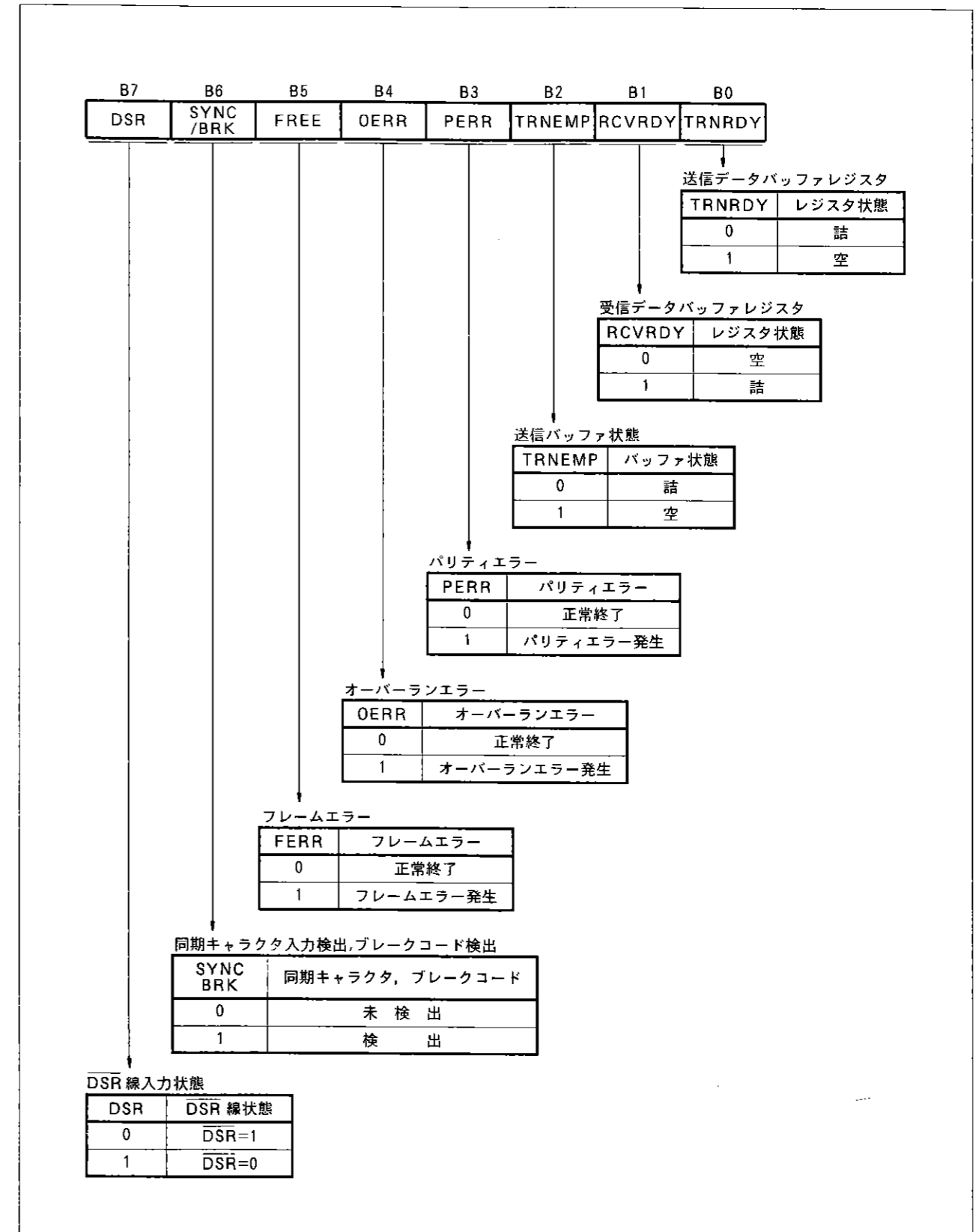
ユーザは、動作目的に応じたコマンドパラメータを、このレジスタに設定して、データ送信などのしかるべき動作を実行します。



⑤ ステータスレジスタ

受信データが既に到来して、プログラムでリードされる状態なのかを判別したり、データ転送の際、パリティエラー等なんらかのエラーが発生したかどうかを調査するなどのために、このステータスレジスタが用意されています。

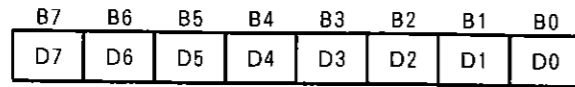
ステータスレジスタ内データの更新には、ある事象がステータスに影響を与えてから最大 28 クロック周期の遅延が許されます。



⑥ 送信データバッファレジスタ

データを送信する際、コマンドレジスタに送信許可のコマンドを設定し、ステータスレジスタの送信可能 (TRNRDY) ビットが1になってから、送信すべきデータをこの送信データバッファレジスタに設定します。

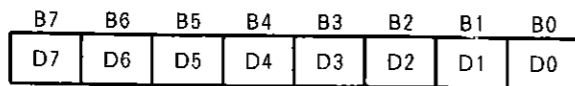
このレジスタに設定された8ビットパラレルデータは、シリアル変換されて、TRNDT 端子から送出されます。



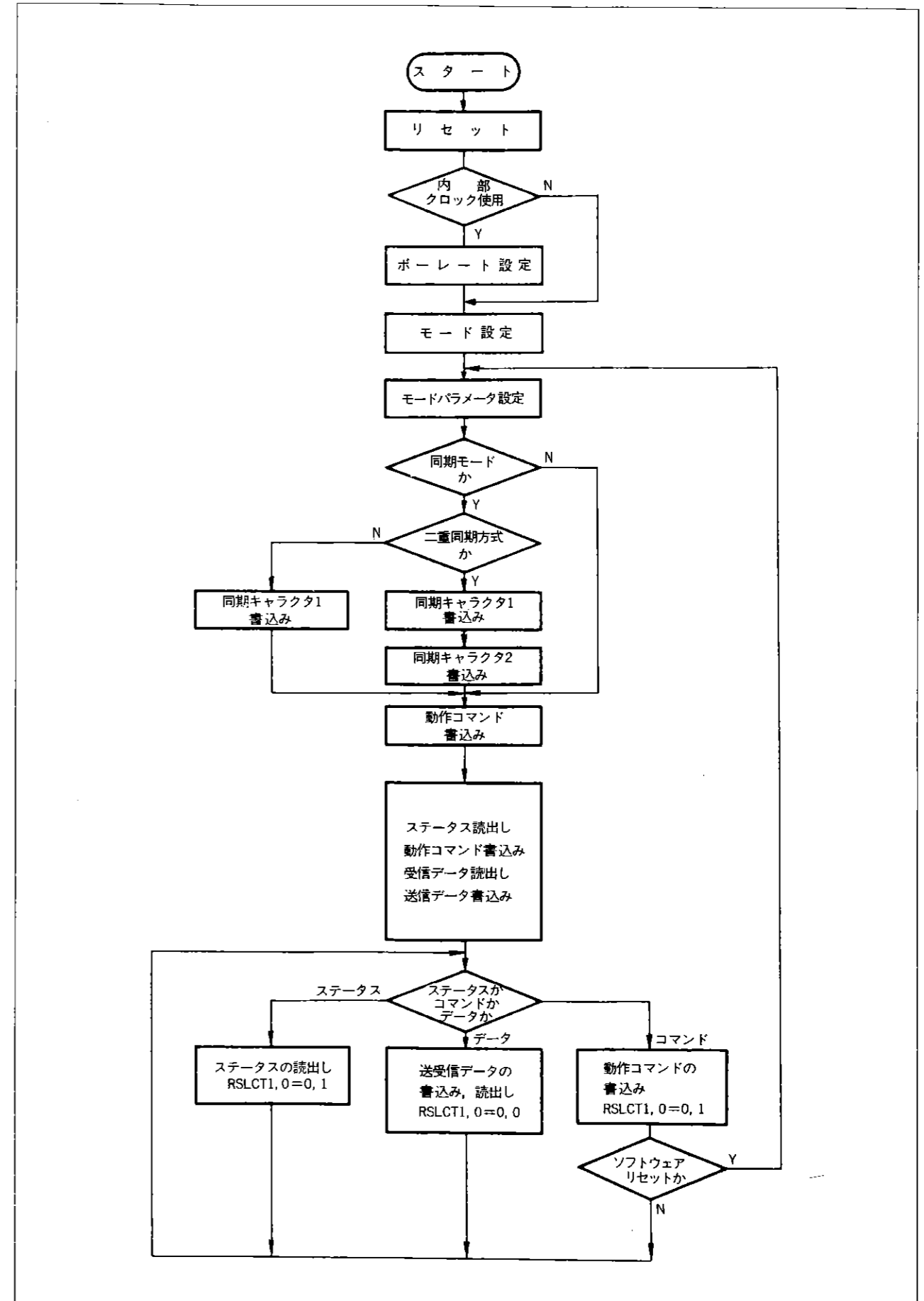
⑦ 受信データバッファレジスタ

データを受信する際、受信データをこの受信データバッファレジスタから読取ります。

モデムから送られてくるシリアルデータはパラレル変換されて、パリティなどのチェックを受け、この受信データバッファレジスタにセットされます。



■ MB89371A アクセス手順

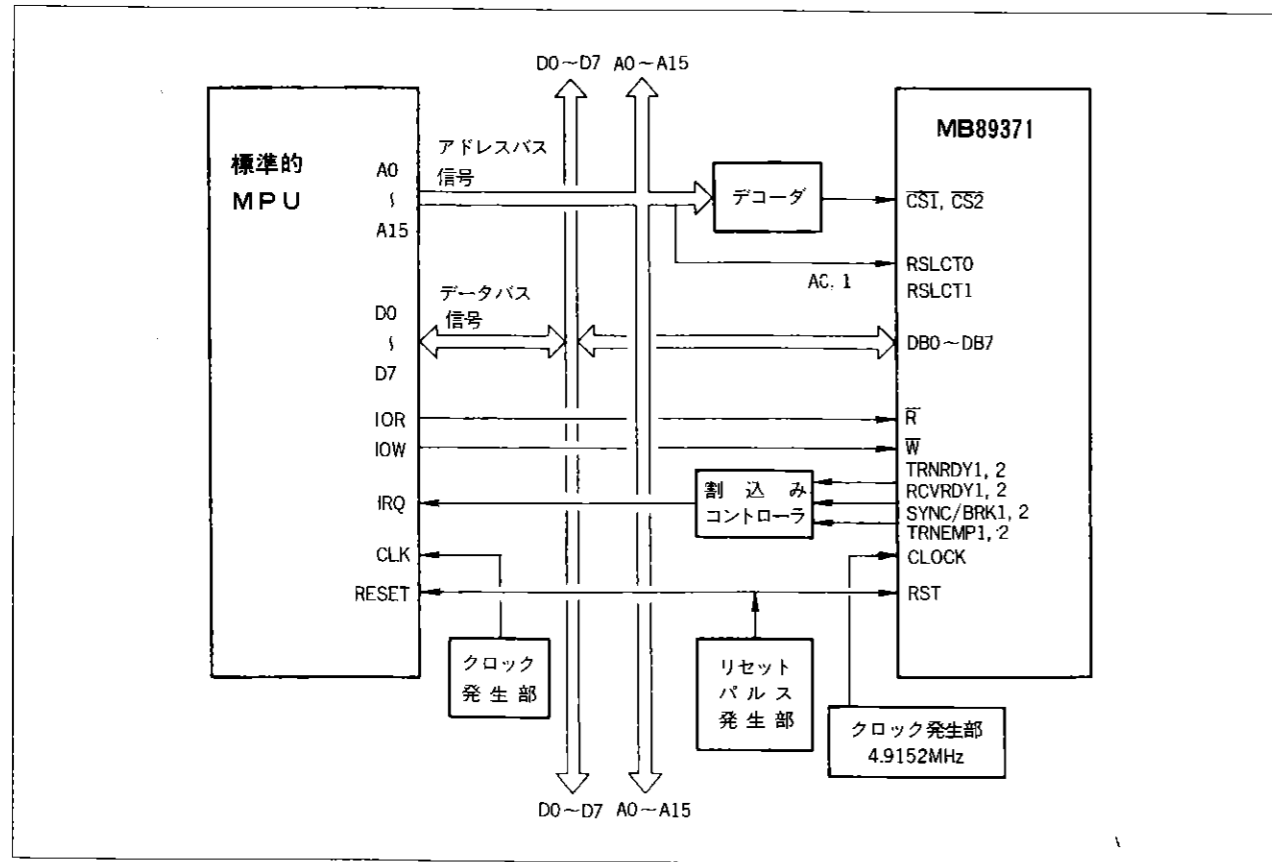


■ マイクロプロセッサとの接続法

標準的マイクロプロセッサ (MPU) との接続の仕方を図解します。

マイクロプロセッサシステムの各信号と MB89371A の各信号端子との対応関係は次のとおりです。

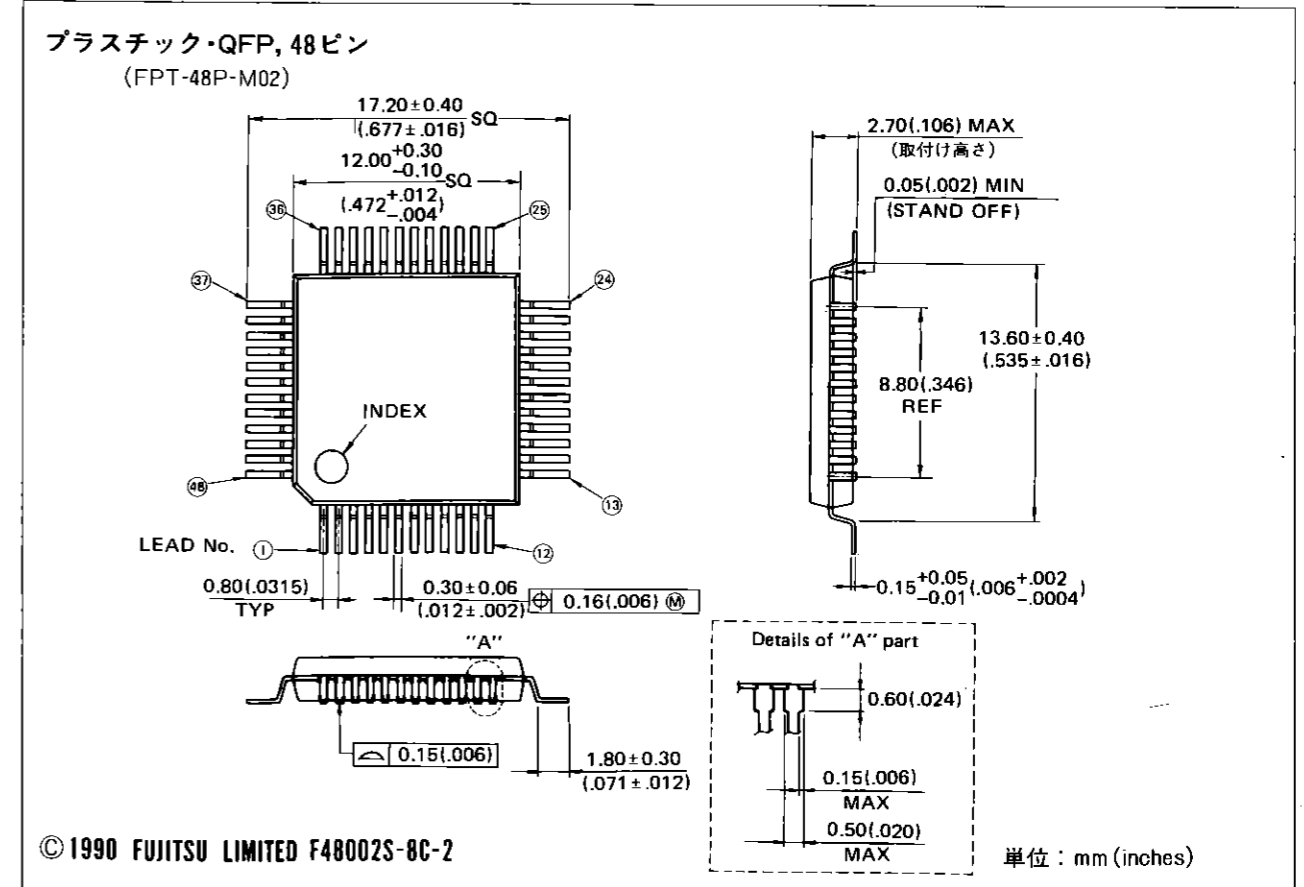
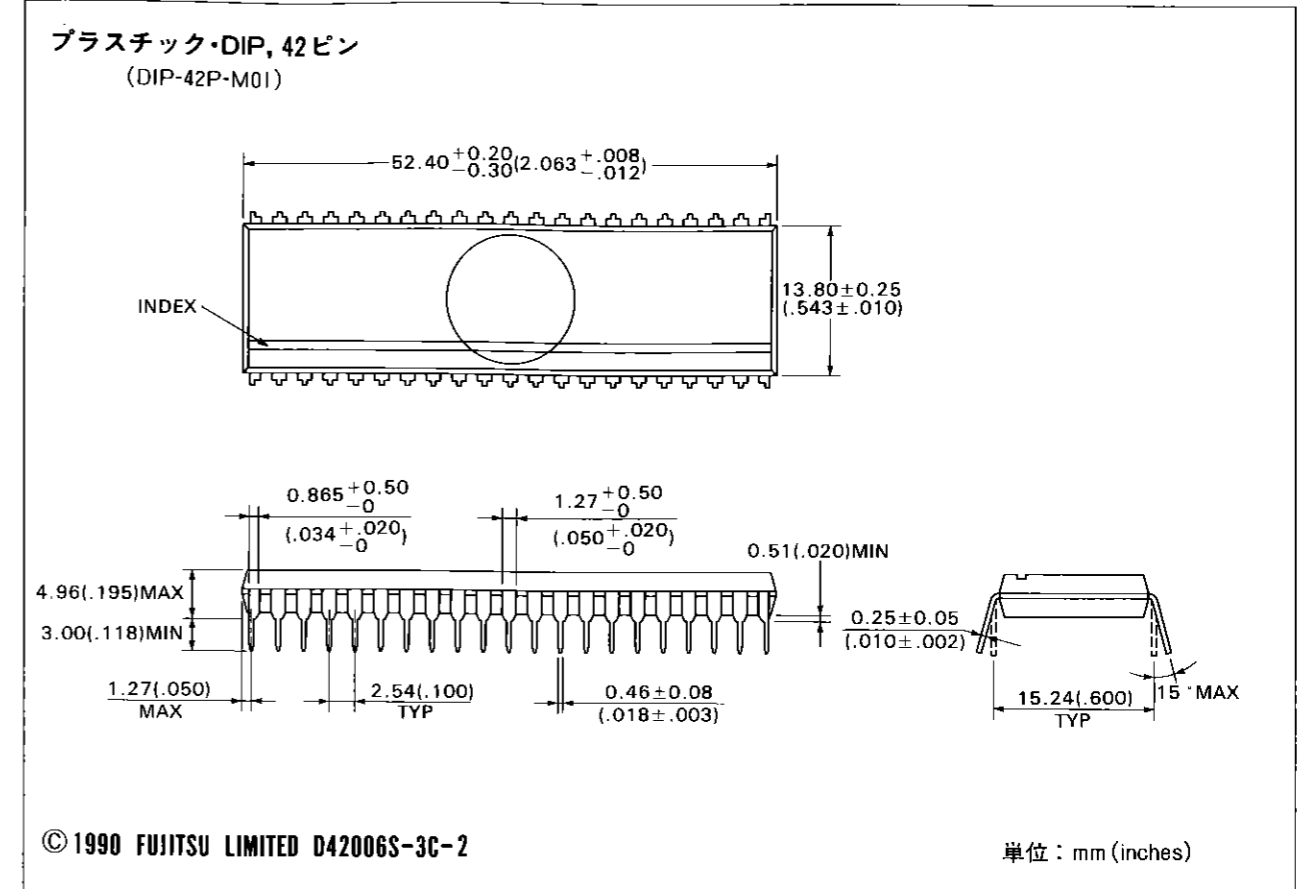
マイクロプロセッサシステム信号	MB89371A 端子
アドレスバス信号 A0~A15	CS1, CS2, RSLCT0, RSLCT1
データバス信号 D0~D7	DB0~DB7
リード, ライトストロブ信号 IOR, IOW	R, W
システムリセット信号 RESET	RST
割込み信号 IRQ	RCVRDY, TRNRDY, TRNEMP, SYNC/BRK



また, リセット後の初期設定状態での各端子のレベルは次のとおりです。

端子記号	端子レベル, 状態
DB0~DB7	スリーステート状態
DTR1, DTR2	"H"レベル
RTS1, RTS2	"H"レベル
TRNRDY1, TRNRDY2	"L"レベル
TRNEMP1, ST1-1 TRNEMP2, ST1-2	"H"レベル
TRNDT1, TRNDT2	"H"レベル
RCVRDY1, RCVRDY2	"L"レベル
SYNC/BRK1 SYNC/BRK2	"L"レベル

■ 外形寸法図



MEMO

MEMO